

APPLICATION FOR
UNITED STATES LETTERS PATENT
SPECIFICATION

INVENTOR (s) : Akira UENO

Title of the Invention: Electronic Camera Apparatus and Image Processing Method Thereof

ELECTRONIC CAMERA APPARATUS AND IMAGE PROCESSING
METHOD THEREOF

Cross Reference to Related Applications

5 This application is based upon and claims the benefit
of priority from the prior Japanese Patent
Applications No. 2002-264961, filed Sep. 11, 2002; and
No. 2003-310586, filed Sep. 2, 2003, the entire
contents of which are incorporated herein by
10 reference.

Background of the Invention

Field of the Invention

本発明は、撮影直後にその撮影画像を高速に確認表示するのに好
15 適な電子カメラ装置及びその画像処理方法に関する。

Description of the Related art

従来、撮影した画像を直ちに確認できるように、撮影直後に所定
時間、撮影画像をLCD（Liquid Crystal Display）等の表
20 示部へ確認表示することを可能にさせる機能を備えた電子カメラが
ある。

この機能に係る処理では、一般的に、CCD（Charge Coupled
Devices）等の撮像素子から取り込まれた、画像表示のための処
理を施されていないデータ（以下、これを「RAWデータ」という）
25 をバッファメモリに一時記憶する。

そして、一時記憶されたRAWデータから記録用の画像データを

生成して記録し、またその一時記憶されたRAWデータから画像データ数を表示サイズ（LCD（Liquid Crystal Display）表示サイズやビデオ表示サイズ等）に減じた確認表示用画像データを生成して表示する、等の処理が行われる。また、サムネイル画像やインデックス画像等の画像データの生成に係る処理についても同様にして行われる。

一方で、モニタ表示用の画像データと記録用の画像データを生成する技術の一例として、特開平9-224194号公報には、リアルタイムモニタ用の画像データと記録用の画像データを生成可能とした撮影装置が提案されている。

この撮影装置では、モニタ表示を行う際は、光電変換手段に2系統の画像データ出力動作を実行させる。そして、撮影画像処理手段には2系統の画像データ入力に応じてモニタ画像データの生成動作を実行させる処理が行われる。また、記録動作を実行させる際には、光電変換手段に1系統の画像データ出力動作を実行させ、撮影画像処理手段には1系統の画像データ入力に応じて記録画像データの生成動作を実行させる処理が行われる。

また、撮像処理の高速化を実現する技術の一例として、特開2000-312311号公報には、テレビジョンカメラから得られたデジタル映像信号のメモリへの書き込みを制御して2次元空間的に任意の領域に分割し、各分割領域毎に映像信号を並列に信号処理する信号処理装置が提案されている。

Summary of the Invention

本発明の一態様に係る電子カメラ装置は、撮像して得られた画像信号をA/D変換して撮像画像データを得るA/D変換部と、前記撮

像画像データから記録のための画像データを生成するための前処理を行う第1の画像データ処理部と、前記第1の画像データ処理部により行われる前処理と並列して処理を可能になされるとともに、前記撮像画像データから前記記録のための画像データよりもデータ数の少ない表示のための画像データを生成するためにフィルタ処理及び画素数変換処理を含む前処理を行う第2の画像データ処理部と、前記第1の画像データ処理部により得られた記録のための画像データを生成するための前処理をされた画像データ及び前記第2の画像データ処理部により得られた表示のための画像データを生成するための前処理をされた画像データと共に一時記憶する記憶部と、前記記憶部に記憶された記録のための画像データ及び表示のための画像データを基に、前記撮像画像データに係る記録及び表示を行うための画像処理を行う第3の画像データ処理部と、を有する。

15 **Brief Description of the Drawings**

図1は、本発明の一実施の形態に係る電子カメラ装置の一例である電子カメラの構成例である。

図2は、フィルタ処理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を行う前処理部の構成例である。

20 図3Aは、撮像画像データの横方向についての処理を説明する図である。

図3Bは、撮像画像データの横方向についての処理を説明する図である。

25 図3Cは、撮像画像データの横方向についての処理を説明する図である。

図3Dは、撮像画像データの横方向についての処理を説明する図

である。

図 4 A は、画素数減少率が $1/2$ の場合の撮像画像データの縦方向についての処理例を示した図である。

図 4 B は、画素数減少率が $1/3$ の場合の撮像画像データの縦方向についての処理例を示した図である。

図 5 A は、画素数減少率が $1/4$ の場合の撮像画像データの縦方向についての処理例を示した図である。

図 5 B は、画素数減少率が $1/5$ の場合の撮像画像データの縦方向についての処理例を示した図である。

図 6 は、フィルタ処理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を行う前処理部の他の構成例である。

図 7 A は、画素数減少率が $1/2$ の場合の撮像画像データの縦方向についての他の処理例を示した図である。

図 7 B は、画素数減少率が $1/3$ の場合の撮像画像データの縦方向についての他の処理例を示した図である。

図 8 A は、画素数減少率が $1/4$ の場合の撮像画像データの縦方向についての他の処理例を示した図である。

図 8 B は、画素数減少率が $1/5$ の場合の撮像画像データの縦方向についての他の処理例を示した図である。

図 9 は、画像処理部の他の構成例である。

図 10 A は、他の構成による横方向画素数変換部を説明する図である。

図 10 B は、他の構成による横方向画素数変換部を説明する図である。

図 10 C は、他の構成による横方向画素数変換部を説明する図で

ある。

Description of the Preferred Embodiment

以下、本発明の実施の形態を図面を参照しながら説明する。

5 図1は、本発明の一実施の形態に係る電子カメラ装置の一例である電子カメラの構成例である。尚、電子カメラ装置とは、電子カメラの機能を備えた装置のことであり、例えば、電子カメラはもちろんのこと、電子カメラの機能を備えた携帯電話機や携帯情報端末装置なども、これに含まれる。本実施形態では、電子カメラ装置の一
10 例として、図1に示した電子カメラを適用するが、前述の電子カメラの機能を備えた携帯電話器や携帯情報端末装置などを適用することも可能である。

15 図1において、この電子カメラは、撮影直後に所定時間、その撮影により得られた画像を確認表示することを可能にさせる機能（以下、これをレックビュー表示機能という）を備えている。

撮影レンズ系1は、フォーカスレンズや絞り等を備え、被写体像を撮像素子2へ結像させる。

20 撮像素子2は、例えばCCD（Charge Coupled Device）であり、撮影レンズ系1の作用により撮像素子2上に結像されている被写体像を光電変換して、画像を表現している電気信号（画像信号）を出力する。尚、撮像素子2のスキャン方式は、例えばプログレッシブスキャン方式、或いはインターレーススキャン方式等である。

25 撮像回路3は、ノイズ成分を低減させるCDS（Correlated Double Sampling）、及び信号レベルを安定化させるAGC（Automatic Gain Control）等を備えて構成され、システムコントローラ10（以下、シスコン10）の制御の基、撮像素子2か

ら出力されたアナログ電気信号のノイズ成分を低減させると共に、その信号レベルを安定化させて出力する。

A／D部4は、撮像回路3から出力されたアナログ電気信号をデジタル電気信号に変換して出力する。尚、本明細書中では、このA
5／D部4から出力されたデジタル電気信号のことを撮像画像データと称す。

画像処理部5は、前処理部A5aと、前処理部B5bと、処理部5c等を備え、各種の画像処理を行う。

前処理部A5aは、A／D部4から出力された撮像画像データから記録のための画像データを生成するための前処理を行う。例えば、その前処理として、ホワイトバランス補正、L P F色分離、色マトリクス補正、色γ補正、Y C変換、画像の拡大・縮小（リサイズ）、等といった各種の画像処理を行う。この記録のための画像データは、主画像データとして、バッファメモリ9に記録される。

前処理部B5bは、前処理部A5aにより行われる前処理と並列して処理を可能になされるとともに、A／D部4から出力された撮像画像データから、フィルタ処理及び画素数変換後の画素位置関係を考慮した画素数変換処理を含む前処理を行う。この前処理により、画像の確認表示に適する、記録のための画像データよりもデータ数の少ない表示のための画像データを得る。この表示のための画像データは、表示装置や表示LCD16の解像度に適した画素数、即ち、高画素数の画像データである主画像データよりも画像データ数の小さい副画像データとして用いられる。

処理部5cは、バッファメモリ9に一時記憶された記録のための画像データを基に撮像画像データに係る記録を行うための画像処理や、バッファメモリ9に一時記憶された表示のための画像データを

基に撮像画像データに係る表示を行うための画像処理や、その他各種の画像処理を行う。例えば、画像データの記録・再生のための J P E G (Joint Photographic Experts Group) 方式等による画像データの圧縮・伸張処理等を行う。また、前述の表示のための

- 5 画像データよりもデータ数が少ないインデックス画像データ（サムネイル画像データも含む）の生成処理等も行う。

また、画像処理部 5、I／F 6、外部 I／F 7、画像表示出力部 8、バッファメモリ 9、シスコン 10 は何れもバス 11 に接続されている。

- 10 I／F（インターフェイス）6 は、この電子カメラとカードスロット 12 に装着された着脱メモリ 13 との間でのデータの授受を可能にするためのインターフェイス機能を提供するものである。

着脱メモリ 13 は、この電子カメラに着脱可能な記録媒体であつて、この電子カメラで撮影された画像を表現している画像データ等 15 が記録される保存用の記録媒体である。例えば、この着脱メモリ 13 は、スマートメディア（登録商標）やコンパクトフラッシュ（登録商標）等のメモリカードである。

- 20 外部 I／F 7 は、この電子カメラと外部入出力端子 14 に接続されている外部装置との間でのデータの授受を可能にするためのインターフェイス機能を提供するものである。

画像表示出力部 8 は、処理部 5c により画像処理が行われた表示のための画像データを基に、ビデオアウト端子 15 に接続されている表示装置や表示 LCD 16 が表示可能な映像信号を生成して出力する、等といった処理を行う。これにより、例えば、ビデオアウト端子 15 に接続されている表示装置や表示 LCD 16 には、その映像信号に基づく画像等が表示される。

バッファメモリ 9 は、例えば D R A M (Dynamic Random Access Memory) であり、画像処理部 5 による各種画像処理における処理中の画像データ等の一時保存用として、或いはシスコン 10 による制御処理の実行のためのワークエリア等として使用される
5 メモリである。例えば、前処理部 A 5 a により得られた記録のための画像データや、前処理部 B 5 b により得られた表示のための画像データ等が一時的に記憶される。

シスコン 10 は、C P U (中央演算処理部) を含んで構成され、不図示の内部メモリに格納されているカメラプログラムを実行する
10 ことで、この電子カメラ全体の動作を制御する。

レンズ系駆動部 17 は、シスコン 10 の制御の基、撮影レンズ系 1 (フォーカスレンズ位置や絞り等) を制御する。

ストロボ発光部 18 は、シスコン 10 の制御の基、ストロボを発光する。

15 操作部 19 は、撮影者からの各種指示を受け付け、それをシスコン 10 へ通知するための各種ボタンやスイッチ等であり、例えば、撮影指示を可能にさせるレリースボタンや、前述のレックビュー表示機能の使用を指示可能にさせるレックビューボタン等である。

電源部 20 は、この電子カメラの各部へ電力を供給する。

20 以上が、この電子カメラの構成である。

次に、この電子カメラの動作について説明する。

ここでは、その動作の一例として、レックビュー表示機能の使用が指示されて撮影指示が為されたときに行われる電子カメラの動作について説明する。尚、この動作は、シスコン 10 が内部メモリに
25 格納されているカメラプログラムを読み込んで実行することによって実現される。

この動作において、撮影者によりレックビューボタンが押下され
てレックビュー表示機能の使用が指示される。その後、にレリース
ボタンが押下されて撮影指示が為されると、まず、撮影レンズ系1
の作用により結像されている被写体像が撮像素子2により光電変換
されてアナログ電気信号が出力される。

このアナログ電気信号は、撮像回路3によりノイズ成分が低減さ
れると共に信号レベルが安定化されて、A/D部4によりデジタル
電気信号である撮像画像データに変換される。

この撮像画像データは、前処理部A5aと前処理部B5bとにそ
れぞれ入力され、前処理部A5aによる記録のための画像データを得る
処理と、前処理部B5bによる表示のための画像データを得る
処理が並列して行われる。

すなわち、前処理部A5aにより、入力された撮像画像データに対し、ホワイトバランス補正、LPF色分離、色マトリクス補正、
色γ補正、YCb変換、画像の拡大・縮小(リサイズ)、等といった各種の画像処理が行われ、記録のための画像データが得られる。得られた記録のための画像データは、バッファメモリ9へ一時記憶される。

また、前処理部B5bにより、前述の前処理部A5aによる処理と並列して、入力された撮像画像データに対し、フィルタ処理及び画素数変換後の画素位置関係を考慮した画素数変換処理を含む前処理が行われ、表示LCD16(若しくはビデオアウト端子15に接続されている表示装置)への画像のプレビュー表示に適する、前述の記録のための画像データよりもデータ数の少ない表示のための画像データが得られる。得られた表示のための画像データは、バッファメモリ9へ一時記憶される。

バッファメモリ9に一時記憶された表示のための画像データは、処理部5cにより読み出され、該処理部5cにより、撮像画像データに係る表示を行うための画像処理が行われると共に、その表示のための画像データから該表示のための画像データよりもデータ数の5 少ないインデックス画像データを生成する処理等が行われる。尚、撮像画像データに係る表示を行うための画像処理では、例えば、ホワイトバランス補正、L P F 色分離、色マトリクス補正、色γ補正、Y C 変換、画像の縮小、等といった画像処理が行われる。また、生成されたインデックス画像データは、画像データ圧縮処理等が行われる。
10

そして、画像表示出力部8により、その撮像画像データに係る表示を行うための画像処理が行われた画像データを基に表示LCD16（若しくはビデオアウト端子15に接続されている表示装置）が表示可能な映像信号が生成されて表示LCD16（若しくはビデオアウト端子15に接続されている表示装置）へ出力され、その映像信号に基づく画像が表示LCD16（若しくはビデオアウト端子15に接続されている表示装置）に表示される。尚、このときに表示される画像は、レックビュー表示機能に係る、予め設定されている所定時間の間、継続して表示される。

一方、バッファメモリ9に一時記憶された記録のための画像データは、処理部5cにより読み出され、該処理部5cにより撮像画像データに係る記録を行うための画像処理として画像データ圧縮処理等が行われて、I／F 6 及びカードスロット12を介して、着脱メモリ13に記録される。このとき、前述の画像データ圧縮処理等が行われたインデックス画像データも一緒に記録される。
20
25

以上のような動作により、レックビュー表示機能の使用が指示さ

れて撮影指示が為されたときには、前処理部A 5 aによりバッファメモリ9に記憶する前の撮像画像データから記録のための画像データを生成するための前処理が行われ、その前処理と並列して前処理部B 5 bによりバッファメモリ9に記憶する前の撮像画像データから表示のための画像データを生成するための前処理が行われる。これにより、撮像画像データをバッファメモリ9から読み出す処理を行うことなく、確認表示用（レックビュー表示用）の画像データを得ることができる。よって、確認表示用の画像データを得るまでに要する処理時間を大幅に短縮することができる。また、撮影直後に、
10 その撮影画像を高速に確認表示することが可能になる。

続いて、前述の前処理部B 5 bの構成、及びその前処理部B 5 bにより行われる処理の処理内容について更に詳細に説明する。

尚、本説明では、撮像素子2のスキャン方式が、プログレッシブスキャン方式である場合とインターレーススキャン方式である場合
15 とに分けて説明する。また、何れの場合においても、撮像素子2は、原色フィルタを用いた単板式のカラーCCDで構成され、その原色フィルタは、 2×2 の4画素に対し、G（緑）を2画素、R（赤）とB（青）を1画素づつ割り当てたベイヤー方式によるものであるとする。

20 まず、撮像素子2のスキャン方式がプログレッシブスキャン方式である場合の、前処理部B 5 bの構成、及び前処理部B 5 bにより行われる処理の処理内容について説明する。

図2は、その前処理部B 5 bの構成例である。

同図において、横方向LPF処理部21と横方向画素数変換処理部22は、撮像画像データの横方向についてのLPF処理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理

を行う構成である。ここで、撮像画像データの横方向とは、横方向 L P F 处理部 2 1 に入力される撮像画像データの入力順である方向、即ちライン方向を意味する。

- 尚、この撮像画像データの横方向についての L P F 处理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を、以下単に、撮像画像データの横方向についての処理と言う。

横方向 L P F 处理部 2 1 は、A／D 部 4 から順次入力されるラインデータ（撮像画像データ）に対し L P F 处理を行う。本例では、撮像素子 2 のスキャン方式がプログレッシブスキャン方式であるので、R, G からなるラインデータ（以下、単に R ラインデータと言う）と、G, B からなるラインデータ（以下、単に G ラインデータと言う）が交互に入力される。

横方向画素数変換処理部 2 2 は、横方向 L P F 处理部 2 1 の出力ラインデータに対し、画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を行う。尚、この横方向画素数変換処理部 2 2 は、その画素数変換処理において、画素数減少率を 1／整数として処理を行う。このようにすることで、後段となるラインバッファ 2 9, 3 0 のメモリ容量に応じたラインデータに自由に画素数変換させて出力することができる。また、補間処理では、画素数減少率に応じて補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて補間が行われる。

また、4つのセレクタ 2 3, 2 7, 2 8, 3 1 と、2つの乗算器 2 4, 2 5 と、加算器 2 6 と、2つのラインバッファ 2 9, 3 0 は、撮像画像データの縦方向についての L P F 处理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を行う構成である。ここで、撮像画像データの縦方向とは、前述の横方向に対

する縦方向を意味する。

尚、この撮像画像データの縦方向についての L P F 处理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を、以下単に、撮像画像データの縦方向についての処理と言う。

- 5 この撮像画像データの縦方向についての処理を行う構成を用いた画素数変換処理においては、その画素数減少率を 1／整数として、使用するラインバッファの数を 2 つに抑え、部品点数の削減及び部品コストの低減を可能にしている。

セレクタ 23, 27, 28, 31 は、複数の入力データの中から 10 一つの入力データを選択して出力する。尚、セレクタ 23 に入力される K1, K2, K3, ..., KN の各々は、横方向画素数変換処理部 22 の出力ラインデータに乗算される、撮像画像データの縦方向についての処理に係るフィルタ係数及び補間係数を含む係数である。このようにすることで、使用する係数の総数を少なくしている。

15 また、各係数の値及び係数の総数 N は、その縦方向の画素数減少率等により異なる。これらの各係数は、例えば、シスコン 10 の内部メモリに記録されていても良いし、或いは、前述の画素数減少率に応じて、シスコン 10 による計算によって求められるものであっても良い。

20 乗算器 24, 25 は、2 つの入力データを積算して出力する。

加算器 26 は、2 つの入力データを加算して出力する。

25 ラインバッファ 29, 30 は、撮像画像データの縦方向についての処理の処理中のラインデータが一時的に格納される。尚、本例では、R ラインデータがラインバッファ 29 に格納され、B ラインデータがラインバッファ 30 に格納される。

次に、上述した構成の前処理部 B5b により行われる処理の処理

内容について説明する。

始めに、撮像画像データの横方向についての処理を、図3A,図3B,図3C,図3Dを用いて説明する。

前述したように、撮像画像データである、RラインデータとBラインデータは、交互に横方向LPF処理部21へ入力される。入力されたラインデータは、横方向LPF処理部21により、例えば図3Aに示した3タップのフィルタサイズのフィルタ係数が用いられてLPF処理が行われ、横方向画素数変換処理部22へ出力される。

このときに行われるLPF処理の一例を、同図Bを用いて説明する。

同図B上段は、横方向LPF処理部21へ入力される入力ラインデータを示し、同図B下段は、横方向LPF処理部21から出力される出力ラインデータを示している。尚、同図Bに示した入力ラインデータ及び出力ラインデータは、説明の便宜のため、何れも同色の画素（例えばR）についてのみを示しているが、他の色（例えばB又はG）の画素についても同様にして行われる（同図C,同図Dにおいて同じ）。

同図Bに示したように、出力ラインデータの画素36の値aは、
入力ラインデータの画素32, 33, 34の値A, B, Cと前述の
20 フィルタ係数を用いて、 $A \times 1/4 + B \times 1/2 + C \times 1/4$ により、求められる。また、出力ラインデータの画素37の値bは、入
力ラインデータの画素33, 34, 35の値B, C, Dと前述のフ
ィルタ係数を用いて、 $B \times 1/4 + C \times 1/2 + D \times 1/4$ により、
求められる。以下、同様にして各画素の値が求められ、出力ライン
25 データが得られる。なお、上記のフィルタの段数はこれに限るもの
ではなく、多段の構成としても勿論構わない。

このようにして得られた出力ラインデータは、横方向画素数変換処理部22へ入力され、画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理が行われて後段へ出力される。

このときの横方向画素数変換処理部22により行われる処理の一例を、同図C、同図Dを用いて説明する。ここでは、自由な画素数減少率により処理を行う例として画素数減少率を $2/3$ とした場合について同図Cをもとに、また、前記のように画素数減少率が $1/2$ の整数の例として画素数減少率を $1/2$ とした場合について同図Dをもとに説明する。

同図C上段は、横方向画素数変換処理部22へ入力される入力ラインデータ(横方向LPF処理部21の出力ラインデータ)を示し、同図C下段は、横方向画素数変換処理部22から出力される出力ラインデータを示している。

同図Cに示したように、横方向画素数変換処理部22により行われる処理では、画素数変換後の画素位置関係を考慮して、2点補間により画素数減少率が $2/3$ ($1/1.5$)の画素数変換処理が行われる。尚、この2点補間では、その横方向の画素数減少率(減少画像サイズ)に応じて補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて補間が行われる。すなわち、出力ラインデータの画素41の値は、入力ラインデータの画素38、39の値a、bを用いて、 $a \times 1 + b \times 0$ により求められ、また、出力ラインデータの画素42の値は、入力ラインデータの画素39、40の値b、cを用いて、 $b \times 1/2 + c \times 1/2$ により、求められる。以下、同様にして各画素の値が求められ、出力ラインデータが得られる。

同様に、同図Dに示すように、横方向画素数変換処理部22によ

り行われる処理では、画素数変換後の画素位置関係を考慮して、2点補間により画素数減少率が $1/2$ の画素数変換処理が行なわれる。

すなわち、出力ラインデータの画素 $4_1'$ の値は、入力ラインデータの画素 3_8 、 3_9 の値 a 、 b を用いて、 $a \times 3/4 + b \times 1/4$

5 により求められ、また出力ラインデータの画素 $4_2'$ の値は、入力
ラインデータの画素 4_0 、 4_3 の値 c 、 d を用いて、 $c \times 3/4 + d \times 1/4$ より求められる。以下、同様にして各画素の値が求められ、出力ラインデータが得られる。

以上の、撮像画像データの横方向についての処理により、横方向
10 画素数変換処理部22からは、その処理が行われたRラインデータとBラインデータが交互に出力される。

続いて、撮像画像データの縦方向についての処理を、図4A、図4B及び図5A、図5Bを用いて説明する。

図4A、図4B及び図5A、図5Bは、画素数減少率がそれぞれ $1/2$ 、 $1/3$ 、 $1/4$ 、 $1/5$ の場合の、撮像画像データの縦方向についての処理例を示した図である。

尚、図4A、図4B及び図5A、図5Bにおいて、 R_1, R_2, \dots, R_N は、横方向画素数変換処理部22から出力されたRラインデータの中のNライン目のRラインデータであることを示し、 B_1, B_2, \dots, B_N は、横方向画素数変換処理部22から出力されたBラインデータの中のNライン目のBラインデータであることを示している(図7A、図7B及び図8A、図8Bにおいて同じ)。

まず、図4Aを用いて画素数減少率が $1/2$ の場合の、撮像画像データの縦方向についての処理について説明する。

25 同図Aに示した例は、縦方向の画素数減少率(減少画像サイズ)が $1/2$ であることに応じて、LPF処理に係るフィルタサイズが

3タップとされ、また補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて2点補間処理を含む画素数変換処理が行われた例である。

すなわち、同図Aに示したように、R 1, R 2, R 3 のRラインデータから1つのRラインデータを、R 3, R 4, R 5 のRラインデータから1つのRラインデータを、といった具合に、入力ラインデータとなる3つのRラインデータから出力ラインデータとなる1つのRラインデータが得られるように処理が行われ、また、B 1, B 2, B 3 のBラインデータから1つのBラインデータを、B 3, B 4, B 5 のBラインデータから1つのBラインデータを、といった具合に、入力ラインデータとなる3つのBラインデータから出力ラインデータとなる1つのBラインデータが得られるように処理が行われる。

但し、画素数減少率が $1/2$ や $1/4$ 等というように、画素数減少率が $1/\text{偶数}$ の場合には、画素数変換後の画素位置関係を考慮して、出力ラインデータであるRラインデータが得られる処理では、そのRラインデータがタップの中心から $1/4$ 上にずれるような係数 K_r ($K_r 1, K_r 2, \dots$) が求められ、該係数 K_r が用いられて処理が行われる。また、出力ラインデータであるBラインデータが得られる処理では、そのBラインデータがタップの中心から $1/4$ 下にずれるような係数 K_b ($K_b 1, K_b 2, \dots$) が求められ、該係数 K_b が用いられて処理が行われる(撮像素子2がインターレーススキャン方式の場合も同じ)。これらの係数 K_r, K_b は、前述のとおり、例えば、シスコン10によって求められる。或いは、これらの係数 K_r, K_b を、予め、シスコン10の内部メモリに記憶させておき、必要に応じて読み出して用いるようにしても良い。

本例のように画素数減少率が $1/2$ の場合には、係数 K_r として、
 K_{r1} , K_{r2} , K_{r3} が求められ、また、係数 K_b として、 K_{b1} ,
 K_{b2} , K_{b3} が求められて処理が行われる。

実際には、出力ラインデータとなる R ラインデータが得られる処
5 理において、入力ラインデータとなる 3 つの R ラインデータの中の各
各ラインデータに、対応する係数 K_{r1} , K_{r2} , K_{r3} をそれぞれ掛け、それらの和を求めることにより、タップの中心から $1/4$ 上にずらすことが可能になる。すなわち、入力ラインデータとなる 3 つの R ラインデータの中の、第 1 ラインの R ラインデータ $\times K_{r1} +$
10 第 2 ラインの R ラインデータ $\times K_{r2} +$ 第 3 ラインの R ラインデータ $\times K_{r3}$ により、それが可能になる。

また、同様にして、出力ラインデータとなる B ラインデータが得られる処理において、入力ラインデータとなる 3 つの B ラインデータの各ラインデータに、対応する係数 K_{b1} , K_{b2} , K_{b3} をそれぞれ掛け、それらの和を求めることにより、タップの中心から $1/4$ 下にずらすことが可能になる。すなわち、入力ラインデータとなる 3 つの B ラインデータの中の、第 1 ラインの B ラインデータ $\times K_{b1} +$
15 第 2 ラインの B ラインデータ $\times K_{b2} +$ 第 3 ラインの B ラインデータ $\times K_{b3}$ により、それが可能になる。

20 例えば、入力ラインデータである、R 1, R 2, R 3 の R ラインデータの同列の R 画素 4 6, 4 7, 4 8 の値から、出力ラインデータである R ラインデータの R 画素 4 9 の値を得る場合には、画素 4 6 の値と画素 4 7 の値、画素 4 7 の値と画素 4 8 の値の重みをそれぞれ $1/2$ とし、それぞれの 2 点補間により得られた 2 つの値に対し、R 1, R 2 側を $3/4$ 、R 2, R 3 側を $1/4$ の重みとして 2 点補間を行うことで、タップの中心から $1/4$ 上にずらすことが可
25 能になる。

能になる。

すなわち、R 1 の R ラインデータには $1/2 \times 3/4 = 3/8$ 、
R 2 の R ラインデータには $1/2 \times 3/4 + 1/2 \times 1/4 = 1/2$ 、 R 3 の R ラインデータには $1/2 \times 1/4 = 1/8$ の重みを掛け

- 5 けてそれぞれの和を求めることにより、タップの中心から $1/4$ 上にずらすことが可能になる。

また、入力ラインデータである、B 1 , B 2 , B 3 の B ラインデータの同列の B 画素 5 0 , 5 1 , 5 2 の値から、出力ラインデータである B ラインデータの B 画素 5 3 の値を得る場合には、画素 5 0 の値と画素 5 1 の値、画素 5 1 の値と画素 5 2 の値の重みをそれぞれ $1/2$ とし、それぞれの 2 点補間により得られた 2 つの値に対し、B 1 , B 2 側を $1/4$ 、 B 2 , B 3 側を $3/4$ の重みとして 2 点補間を行うことで、タップの中心から $1/4$ 下にずらすことが可能になる。

- 15 すなわち、B 1 の B ラインデータには $1/2 \times 1/4 = 1/8$ 、
B 2 の B ラインデータには $1/2 \times 1/4 + 1/2 \times 3/4 = 1/2$ 、 B 3 の B ラインデータには $1/2 \times 3/4 = 3/8$ の重みを掛け
- てそれぞれの和を求めることにより、タップの中心から $1/4$ 下にずらすことが可能になる。

- 20 従って、 $K_r 1 = 3/8$, $K_r 2 = 4/8$, $K_r 3 = 1/8$ になり、また、 $K_b 1 = 1/8$, $K_b 2 = 4/8$, $K_b 3 = 3/8$ になる。

- 続いて、このような処理の流れを、図 2 に示した構成を用いて説明する。但し、本例では、セレクタ 2 3 に入力される係数 K として、
25 係数 K 1 乃至 K 3 を前述の係数 $K_r 1$ 乃至 $K_r 3$ とし、係数 K 4 乃至 K 6 を前述の係数 $K_b 1$ 乃至 $K_b 4$ とする。

前述したように、横方向画素数変換処理部22からは、撮像画像データの横方向についての処理が行われたRラインデータとBラインデータが交互に出力される。

まず、R1のラインデータは、乗算器25によりセレクタ23から出力されたK1が乗算され、セレクタ27を介してラインバッファ29へ格納される。
5

続くB1のラインデータは、乗算器25によりセレクタ23から出力されたK4が乗算され、セレクタ28を介してラインバッファ30へ格納される。

10 続くR2のラインデータは、乗算器24によりセレクタ23から出力されたK2が乗算され、加算器26によりセレクタ31を介してラインバッファ29に格納されていたラインデータが加算され、セレクタ27を介してラインバッファ29に格納される。

15 続くB2のラインデータは、乗算器24によりセレクタ23から出力されたK5が乗算され、加算器26によりセレクタ31を介してラインバッファ30に格納されていたラインデータが加算され、セレクタ28を介してラインバッファ30に格納される。

20 続くR3のラインデータは、乗算器24によりセレクタ23から出力されたK3が乗算され、加算器26によりセレクタ31を介してラインバッファ29に格納されていたラインデータが加算されてバッファメモリ9へ格納される。これにより、R1, R2, R3のRラインデータから得られた1つのRラインデータがバッファメモリ9に格納される。一方で、R3のラインデータは、乗算器25によりセレクタ23から出力されたK1が乗算され、セレクタ27を介してラインバッファ29へ格納され、以降、同様にしてRラインデータについての処理が行われる。
25

- 続くB3のラインデータは、乗算器24によりセレクタ23から出力されたK6が乗算され、加算器26によりセレクタ31を介してラインバッファ30に格納されていたラインデータが加算されてバッファメモリ9へ格納される。これにより、B1, B2, B3の5 Bラインデータから得られた1つのBラインデータがバッファメモリ9に格納される。一方で、B3のラインデータは、乗算器25によりセレクタ23から出力されたK4が乗算され、セレクタ28を介してラインバッファ30へ格納され、以降、同様にしてBラインデータについての処理が行われる。
- 10 以上が、画素数減少率が $1/2$ の場合の撮像画像データの縦方向についての処理である。
- 続いて、図4Bを用いて画素数減少率が $1/3$ の場合の、撮像画像データの縦方向についての処理について説明する。
- 同図Bに示した例は、縦方向の画素数減少率（減少画像サイズ）15 が $1/3$ であることに応じて、LPF処理に係るフィルタサイズが4タップとされ、また補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて2点補間処理を含む画素数変換処理が行われた例である。
- すなわち、同図Bに示したように、R1乃至R4のRラインデータから1つのRラインデータを、R4乃至R7のRラインデータから1つのRラインデータを、といった具合に、入力ラインデータとなる4つのRラインデータから出力ラインデータとなる1つのRラインデータが得られるように処理が行われ、また、B2乃至B5のBラインデータから1つのBラインデータを、B5乃至B8のBラインデータから1つのBラインデータを、といった具合に、入力ラインデータとなる4つのBラインデータから出力ラインデータとな

る1つのBラインデータが得られるように処理が行われる。

但し、画素数減少率が $1/3$ や $1/5$ 等というように、画素数減少率が $1/\text{奇数}$ の場合には、画素数変換後の画素位置関係を考慮して、出力ラインデータとなるRラインデータが得られる処理では、

- 5 そのRラインデータがタップの中心になるような係数 K_r ($K_r 1, K_r 2, \dots$) が求められ、該係数 K_r が用いられて処理が行われる。また、出力ラインデータとなるBラインデータが得られる処理では、そのBラインデータがタップの中心になるような係数 K_b ($K_b 1, K_b 2, \dots$) が求められ、該係数 K_b が用いられて処理が
- 10 行われる(撮像素子2がインターレーススキャン方式の場合も同じ)。

本例のように画素数減少率が $1/3$ の場合には、係数 K_r として、 $K_r 1, K_r 2, K_r 3, K_r 4$ が求められ、また、係数 K_b として、 $K_b 1, K_b 2, K_b 3, K_b 4$ が求められて処理が行われる。

- 15 実際には、出力ラインデータとなるRラインデータが得られる処理において、入力ラインデータとなる4つのRラインデータの中の各ラインデータに、対応する係数 $K_r 1, K_r 2, K_r, K_r 4$ をそれぞれ掛けて、それらの和を求めることにより、タップの中心にすることが可能になる。すなわち、入力ラインデータとなる4つのRラインデータの中の、第1ラインのRラインデータ $\times K_r 1 +$ 第2ラインのRラインデータ $\times K_r 2 +$ 第3ラインのRラインデータ $\times K_r 3 +$ 第4ラインのRラインデータ $\times K_r 4$ により、それが可能になる。
- 20

- 25 また、同様にして、出力ラインデータとなるBラインデータが得られる処理において、入力ラインデータとなる4つのBラインデータの各ラインデータに、対応する係数 $K_b 1, K_b 2, K_b 3, K_b 4$ をそれぞれ掛けて、それらの和を求めることにより、タップの

中心にすることが可能になる。すなわち、入力ラインデータとなる4つのBラインデータの中の、第1ラインのBラインデータ×K_b1+第2ラインのBラインデータ×K_b2+第3ラインのBラインデータ×K_b3+第4ラインのBラインデータ×K_b4により、それが可能になる。

尚、本例の場合、K_r1=1/8, K_r2=3/8, K_r3=3/8, K_r4=1/8になり、また、K_b1=1/8, K_b2=3/8, K_b3=3/8, K_b4=1/8になる。

続いて、このような処理の流れを、図2に示した構成を用いて説明する。但し、本例では、セレクタ23に入力される係数Kとして、係数K1乃至K4を前述の係数K_r1乃至K_r4（前述の係数K_b1乃至K_b4でもある）とする。

入力ラインデータとなる4つのRラインデータから出力ラインデータである1つのRラインデータが得られる処理では、セレクタ23, 27, 31、乗算器24, 25、加算器26、ラインバッファ29、及び係数K1乃至K4が用いられて、前述の図4Aの画素数減少率が1/2の場合の例にて説明したRラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるRラインデータが得られる。

また、入力ラインデータとなる4つのBラインデータから出力ラインデータとなる1つの出力ラインデータが得られる処理では、セレクタ23, 28, 31、乗算器24, 25、加算器26、ラインバッファ30、及び係数K5乃至K8が用いられて、前述の図4Aの画素数減少率が1/2の場合の例にて説明したBラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるBラインデータが得られる。

以上が、画素数減少率が $1/3$ の場合の撮像画像データの縦方向についての処理である。

続いて、図 5 A を用いて画素数減少率が $1/4$ の場合の、撮像画像データの縦方向についての処理について説明する。

- 5 同図 A に示した例は、縦方向の画素数減少率（減少画像サイズ）が $1/4$ あることに応じて、L P F 処理に係るフィルタサイズが 5 タップとされ、また補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて 2 点補間処理を含む画素数変換処理が行われた例である。
- 10 すなわち、同図 A に示したように、R 1 乃至 R 5 の R ラインデータから 1 つの R ラインデータを、R 5 乃至 R 9 の R ラインデータから 1 つの R ラインデータを、といった具合に、入力ラインデータとなる 5 つの R ラインデータから出力ラインデータとなる 1 つの R ラインデータが得られるように処理が行われ、また、B 2 乃至 B 6 の
15 B ラインデータから 1 つの B ラインデータを、B 6 乃至 B 10 の B ラインデータから 1 つの B ラインデータを、といった具合に、入力 ラインデータとなる 5 つの B ラインデータから出力ラインデータとなる 1 つの B ラインデータが得られるように処理が行われる。
- 20 但し、画素数減少率が $1/4$ であるので、画素数変換後の画素位置関係を考慮して、出力ラインデータとなる R ラインデータが得られる処理では、その R ラインデータがタップの中心から $1/4$ 上にずれるような係数 K_r (K_r 1, K_r 2, K_r 3, K_r 4, K_r 5) が求められ、該係数 K_r が用いられて処理が行われる。また、出力ラインデータとなる B ラインデータが得られる処理
25 では、その B ラインデータがタップの中心から $1/4$ 下にずれるような係数 K_b (K_b 1, K_b 2, K_b 3, K_b 4, K_b 5) が求め

られ、該係数 K_b が用いられて処理が行われる。

実際には、出力ラインデータとなる R ラインデータが得られる処理において、入力ラインデータとなる 5 つの R ラインデータの中の各ラインデータに、対応する係数 $K_r 1, K_r 2, K_r 3, K_r 4,$
 5 $K_r 5$ をそれぞれ掛けて、それらの和を求めることにより、タップの中心から $1/4$ 上にずらすことが可能になる。すなわち、入力ラインデータとなる 5 つの R ラインデータの中の、第 1 ラインの R ラインデータ $\times K_r 1 +$ 第 2 ラインの R ラインデータ $\times K_r 2 +$ 第 3 ラインの R ラインデータ $\times K_r 3 +$ 第 4 ラインの R ラインデータ \times
 10 $K_r 4 +$ 第 5 ラインの R ラインデータ $\times K_r 5$ により、それが可能になる。

また、同様にして、出力ラインデータとなる B ラインデータが得られる処理において、入力ラインデータとなる 5 つの B ラインデータの各ラインデータに、対応する係数 $K_b 1, K_b 2, K_b 3, K_b 4, K_b 5$ をそれぞれ掛けて、それらの和を求めることにより、タップの中心から $1/4$ 下にずらすことが可能になる。すなわち、入力ラインデータとなる 5 つの B ラインデータの中の、第 1 ラインの B ラインデータ $\times K_b 1 +$ 第 2 ラインの B ラインデータ $\times K_b 2 +$ 第 3 ラインの B ラインデータ $\times K_b 3 +$ 第 4 ラインの B ラインデータ $\times K_b 4 +$ 第 5 ラインの B ラインデータ $\times K_b 5$ により、それが可能になる。

尚、本例の場合、 $K_r 1 = 3/32, K_r 2 = 10/32, K_r 3 = 12/32, K_r 4 = 6/32, K_r 5 = 1/32$ になり、また、 $K_b 1 = 1/32, K_b 2 = 6/32, K_b 3 = 12/32, K_b 4 = 10/32, K_b 5 = 3/32$ になる。

続いて、このような処理の流れを、図 2 に示した構成を用いて説

明する。但し、本例では、セレクタ 2 3 に入力される係数 K として、係数 K 1 乃至 K 5 を前述の係数 K_r 1 乃至 K_r 5 とし、係数 K 6 乃至 K 10 を前述の係数 K_b 1 乃至 K_b 5 とする。

5 入力ラインデータとなる 5 つの R ラインデータから出力ラインデータとなる 1 つの R ラインデータが得られる処理では、セレクタ 2
 3, 27, 31、乗算器 24, 25、加算器 26、ラインバッファ 29、及び係数 K 1 乃至 K 5 が用いられて、前述の図 4 A の画素数減少率が 1/2 の場合の例にて説明した R ラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなる R
 10 ラインデータが得られる。

また、入力ラインデータとなる 5 つの B ラインデータから出力ラインデータとなる 1 つの B ラインデータが得られる処理では、セレクタ 2 3, 28, 31、乗算器 24, 25、加算器 26、ラインバッファ 30、及び係数 K 6 乃至 K 10 が用いられて、前述の図 4 A の画素数減少率が 1/2 の場合の例にて説明した B ラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなる B ラインデータが得られる。

以上が、画素数減少率が 1/4 の場合の撮像画像データの縦方向についての処理である。

20 続いて、図 5 B を用いて画素数減少率が 1/5 の場合の、撮像画像データの縦方向についての処理について説明する。

同図 B に示した例は、縦方向の画素数減少率（減少画像サイズ）が 1/5 であることに応じて、L P F 処理に係るフィルタサイズが 6 タップとされ、また補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて 2 点補間処理を含む画素数変換処理が行われた例である。

すなわち、同図Bに示したように、R 1 乃至 R 6 のR ラインデータから 1 つのR ラインデータを、R 6 乃至 R 1 1 のR ラインデータから 1 つのR ラインデータを、といった具合に、入力ラインデータとなる 6 つのR ラインデータから出力ラインデータとなる 1 つのR

- 5 ラインデータが得られるように処理が行われ、また、B 3 乃至 B 8 のB ラインデータから 1 つのB ラインデータを、B 8 乃至 B 1 3 のB ラインデータから 1 つのB ラインデータを、といった具合に、入力ラインデータとなる 6 つのB ラインデータから出力ラインデータとなる 1 つのB ラインデータが得られるように処理が行われる。

- 10 但し、画素数減少率が $1 / \text{奇数}$ ($1 / 5$) であるので、画素数変換後の画素位置関係を考慮して、出力ラインデータとなるR ラインデータを得る処理では、そのR ラインデータがタップの中心になるような係数 K_r ($K_r 1, K_r 2, K_r 3, K_r 4, K_b 5, K_b 6$) が求められ、該係数 K_r が用いられて処理が行われる。また、
 15 出力ラインデータとなるB ラインデータを得る処理では、そのB ラインデータがタップの中心になるような係数 K_b ($K_b 1, K_b 2, K_b 3, K_b 4, K_b 5, K_b 6$) が求められ、該係数 k_b が用いられて処理が行われる。

- 実際には、出力ラインデータとなるR ラインデータが得られる処理において、入力ラインデータとなる 6 つのR ラインデータの中の各ラインデータに、対応する係数 $K_r 1, K_r 2, K_r 3, K_r 4, K_r 5, K_r 6$ をそれぞれ掛けて、それらの和を求めることにより、タップの中心にすることが可能になる。すなわち、入力ラインデータとなる 6 つのR ラインデータの中の、第 1 ラインのR ラインデータ $\times K_r 1 +$ 第 2 ラインのR ラインデータ $\times K_r 2 +$ 第 3 ラインのR ラインデータ $\times K_r 3 +$ 第 4 ラインのR ラインデータ $\times K_r 4 +$

第5ラインのRラインデータ×K_r5+第6ラインのRラインデータ×K_r6により、それが可能になる。

また、同様にして、出力ラインデータとなるBラインデータが得られる処理において、入力ラインデータとなる6つのBラインデータの各ラインデータに、対応する係数K_b1, K_b2, K_b3, K_b4, K_b5, K_b6をそれぞれ掛け、それらの和を求めることにより、タップの中心にすることが可能になる。すなわち、入力ラインデータとなる6つのBラインデータの中の、第1ラインのBラインデータ×K_b1+第2ラインのBラインデータ×K_b2+第3ラインのBラインデータ×K_b3+第4ラインのBラインデータ×K_b4+第5ラインのBラインデータ×K_b5+第6ラインのBラインデータ×K_b6により、それが可能になる。

尚、本例の場合、K_r1=1/32, K_r2=5/32, K_r3=10/32, K_r4=10/32, K_r5=5/32, K_r6=1/32になり、また、K_b1=1/32, K_b2=5/32, K_b3=10/32, K_b4=10/32, K_b5=5/32, K_b6=1/32になる。

続いて、このような処理の流れを、図2に示した構成を用いて説明する。但し、本例では、セレクタ23に入力される係数Kとして、係数K1乃至K6を前述の係数K_r1乃至K_r6とし、係数K7乃至K12を前述の係数K_b1乃至K_b6とする。

入力ラインデータとなる6つのRラインデータから出力ラインデータとなる1つのRラインデータが得られる処理では、セレクタ23, 27, 31、乗算器24, 25、加算器26、ラインバッファ29、及び係数K1乃至K6が用いられて、前述の図4Aの画素数減少率が1/2の場合の例にて説明したRラインデータについての

処理の流れと同様にして処理が行われ、出力ラインデータとなるRラインデータが得られる。

また、入力ラインデータとなる6つのBラインデータから出力ラインデータとなる1つのBラインデータが得られる処理では、セレクタ23, 28, 31、乗算器24, 25、加算器26、ラインバッファ30、及び係数K7乃至K12が用いられて、前述の図4Aの画素数減少率が $1/2$ の場合の例にて説明したBラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるBラインデータが得られる。

以上が、画素数減少率が $1/5$ の場合の撮像画像データの縦方向についての処理である。

このような、撮像素子2のスキャン方式がプログレッシブスキャン方式である場合の撮像画像データの縦方向についての処理により、前処理部B5bからは、その処理が行われたRラインデータとBラインデータが交互に出力され、表示のための画像データが得られる。

次に、撮像素子2のスキャン方式がインターレーススキャン方式である場合の、前処理部B5bの構成、及び前処理部B5bにより行われる処理の処理内容について説明する。

図6は、その前処理部B5bの構成例である。

同図において、横方向LPF処理部60と横方向画素数変換部61は、撮像画像データの横方向についての処理を行う構成であり、図2に示した横方向LPF処理部21と横方向画素数変換処理部22の構成と同様である。

また、セレクタ62と、2つの乗算器63, 64と、2つの加算器65, 66と、2つのラインバッファ67, 68は、撮像画像データの縦方向についての処理を行う構成である。尚、この構成によ

り行われる画素数変換処理においても、その縮小率を $1 / \text{整数}$ とすることで、構成するラインバッファの数を 2 つに抑え、部品点数の削減及び部品コストの低減を可能にしている。また、セレクタ 6 2 に入力される係数 $K_1, K_2, K_3, \dots, K_N$ についても、前述したとおりである。

次に、上述した構成の前処理部 B 5 b により行われる処理の処理内容について説明する。

始めに、撮像画像データの横方向についての処理を説明する。

撮像画像データの横方向についての処理では、前述の図 3 を用いて説明した処理と同様の処理が行われる。但し、本例は、撮像素子 2 のスキャン方式がインターレーススキャン方式であるので、横方向 L P F 処理部 6 0 に入力されるラインデータは、まず奇数フィールドのラインデータ（本例では R ラインデータとする）が順に入力され、続いて偶数フィールドのラインデータ（本例では B ラインデータとする）が順に入力されるものである。従って、横方向画素数変換部 6 1 からは、撮像画像データの横方向についての処理が行われた、R ラインデータが順に出力され、続いて B ラインデータが順に出力される。

続いて、撮像画像データの縦方向についての処理を、図 7 A, 図 7 B 及び図 8 A, 図 8 B を用いて説明する。

図 7 A, 図 7 B 及び図 8 A, 図 8 B は、画素数減少率がそれぞれ $1 / 2, 1 / 3, 1 / 4, 1 / 5$ の場合の、撮像画像データの縦方向についての処理例を示した図である。

まず、図 7 A を用いて画素数減少率が $1 / 2$ の場合の、撮像画像データの縦方向についての処理について説明する。

同図 A に示した例は、縦方向の画素数減少率（減少画像サイズ）

が $1/2$ であることに応じて、L P F処理に係るフィルタサイズが4タップとされ、また補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて2点補間処理を含む画素数変換処理が行われた例である。

- 5 すなわち、同図Aに示したように、R 1乃至R 4のRラインデータから1つのRラインデータを、R 3乃至R 6のRラインデータから1つのRラインデータを、といった具合に、入力ラインデータとなる4つのRラインデータから出力ラインデータとなる1つのRラインデータが得られるように処理が行われ、また、B 1乃至B 4の
10 Bラインデータから1つのBラインデータを、B 3乃至B 6のBラインデータから1つのBラインデータを、といった具合に、入力ラインデータとなる4つのBラインデータから出力ラインデータとなる1つのBラインデータが得られるように処理が行われる。

- 但し、画素数減少率が $1/\text{偶数}$ ($1/2$) であるので、画素数変
15 換後の画素位置関係を考慮して、出力ラインデータとなるRラインデータが得られる処理では、そのRラインデータがタップの中心から $1/4$ 上にずれるような係数K_r (K_{r 1}, K_{r 2}, K_{r 3}, K_{r 4}) が求められ、該係数K_rが用いられて処理が行われる。また、出力ラインデータとなるBラインデータが得られる処理では、その
20 Bラインデータがタップの中心から $1/4$ 下にずれるような係数K_b (K_{b 1}, K_{b 2}, K_{b 3}, K_{b 4}) が求められ、該係数K_bが用いられて処理が行われる。

- 実際には、出力ラインデータとなるRラインデータが得られる処理において、入力ラインデータとなる4つのRラインデータの中の
25 各ラインデータに、対応する係数K_{r 1}, K_{r 2}, K_{r 3}, K_{r 4}をそれぞれ掛けて、それらの和を求ることにより、タップの中心

から $1/4$ 上にずらすことが可能になる。すなわち、入力ラインデータとなる4つのRラインデータの中の、第1ラインのRラインデータ $\times K_r 1 +$ 第2ラインのRラインデータ $\times K_r 2 +$ 第3ラインのRラインデータ $\times K_r 3 +$ 第4ラインのRラインデータ $\times K_r 4$

5 により、それが可能になる。

また、同様にして、出力ラインデータとなるBラインデータが得られる処理において、入力ラインデータとなる4つのBラインデータの各ラインデータに、対応する係数 $K_b 1, K_b 2, K_b 3, K_b 4$ をそれぞれ掛けて、それらの和を求めることにより、タップの中心から $1/4$ 下にずらすことが可能になる。すなわち、入力ラインデータとなる4つのBラインデータの中の、第1ラインのBラインデータ $\times K_b 1 +$ 第2ラインのBラインデータ $\times K_b 2 +$ 第3ラインのBラインデータ $\times K_b 3 +$ 第4ラインのBラインデータ $\times K_b 4$ により、それが可能になる。

10 15 尚、本例の場合、 $K_r 1 = 3/16, K_r 2 = 7/16, K_r 3 = 5/16, K_r 4 = 1/16$ になり、また、 $K_b 1 = 1/16, K_b 2 = 5/16, K_b 3 = 7/16, K_b 4 = 3/16$ になる。

続いて、このような処理の流れを、図6に示した構成を用いて説明する。但し、本例では、セレクタ62に入力される係数Kとして、係数 K_1 乃至 K_4 を前述の係数 $K_r 1$ 乃至 $K_r 4$ とし、係数 K_5 乃至 K_8 を前述の係数 $K_b 1$ 乃至 $K_b 4$ とする。

前述したように、横方向画素数変換処理部22からは、撮像画像データの横方向についての処理が行われた、Rラインデータが順に出力され、続いてBラインデータが順に出力される。

20 25 まず、R1のラインデータは、乗算器63によりセレクタ62から出力された K_1 が乗算され、加算器65を介してそのままライン

バッファ67へ格納される。

続くR2のラインデータは、乗算器63によりセレクタ62から出力されたK2が乗算され、加算器65によりラインバッファ67に格納されていたラインデータが加算されてラインバッファ67へ

5 格納される。

続くR3のラインデータは、乗算器63によりセレクタ62から出力されたK3が乗算され、加算器65によりラインバッファ67に格納されていたラインデータが加算されてラインバッファ67へ

10 格納される。一方で、R3のラインデータは、乗算器64によりセレクタ62から出力されたK1が乗算され、加算器66を介してそのままラインバッファ68へ格納される。

続くR4のラインデータは、乗算器63によりセレクタ62から出力されたK4が乗算され、加算器65によりラインバッファ67に格納されていたラインデータが加算されてバッファメモリ9へ格

15 納される。これにより、R1乃至R4のRラインデータから得られた1つのRラインデータがバッファメモリ9に格納される。一方で、R4のラインデータは、乗算器64によりセレクタ62から出力されたK2が乗算され、加算器66によりラインバッファ68に格納されていたラインデータが加算されてラインバッファ68へ格納さ
20 れる。

以下同様にして、出力ラインデータとなる1つのRラインデータが得られる処理毎に、ラインバッファ67及び68が交互に使用されて、出力ラインデータとなるRラインデータが全て得られる。

続くBラインデータについても同様にして、出力ラインデータとなる1つのBラインデータが得られる処理毎に、ラインバッファ67及び68が交互に使用されて、出力ラインデータとなるBライン

データが全て得られる。但し、このBラインデータの処理においては、係数K₅乃至K₈が使用されて処理が行われる。

以上が、画素数減少率が1/2の場合の撮像画像データの縦方向についての処理である。

- 5 続いて、図7Bを用いて画素数減少率が1/3の場合の、撮像画像データの縦方向についての処理について説明する。

同図Bに示した例は、縦方向の画素数減少率（減少画像サイズ）が1/3であることに応じて、LPF処理に係るフィルタサイズが6タップとされ、また補間を行う画素位置の影響が適正になるよう10 画素等の組み合わせが選択されて2点補間処理を含む画素数変換処理が行われた例である。

すなわち、同図Bに示したように、R1乃至R6のRラインデータから1つのRラインデータを、R4乃至R9のRラインデータから1つのRラインデータを、といった具合に、入力ラインデータとなる15 6つのRラインデータから出力ラインデータとなる1つのRラインデータが得られるように処理が行われ、また、B2乃至B7のBラインデータから1つのBラインデータを、B5乃至B10のBラインデータから1つのBラインデータを、といった具合に、入力ラインデータとなる6つのBラインデータから出力ラインデータとなる20 1つのBラインデータが得られるように処理が行われる。

但し、画素数減少率が1/奇数（1/3）であるので、画素数変換後の画素位置関係を考慮して、出力ラインデータとなるRラインデータが得られる処理では、そのRラインデータがタップの中心になるような係数K_r（K_r1, K_r2, K_r3, K_r4, K_r5, 25 K_r6）が求められ、該係数K_rが用いられて処理が行われる。また、出力ラインデータとなるBラインデータが得られる処理では、

そのBラインデータがタップの中心になるような係数 K_b ($K_b 1, K_b 2, K_b 3, K_b 4, K_b 5, K_b 6$) が求められ、該係数 K_b が用いられて処理が行われる。

実際には、出力ラインデータとなる1つのRラインデータが得られる処理において、入力ラインデータとなる6つのRラインデータの中の各ラインデータに、対応する係数 $K_r 1, K_r 2, K_r 3, K_r 4, K_r 5, K_r 6$ をそれぞれ掛けて、それらの和を求ることにより、タップの中心にすることができる。

また、同様にして、出力ラインデータとなるBラインデータが得られる処理において、入力ラインデータとなる6つのBラインデータの各ラインデータに、対応する係数 $K_b 1, K_b 2, K_b 3, K_b 4, K_b 5, K_b 6$ をそれぞれ掛けて、それらの和を求ることにより、タップの中心にすることができる。

尚、本例の場合、 $K_r 1 = 1/32, K_r 2 = 5/32, K_r 3 = 10/32, K_r 4 = 10/32, K_r 5 = 5/32, K_r 6 = 1/32$ になり、また、 $K_b 1 = 1/32, K_b 2 = 5/32, K_b 3 = 10/32, K_b 4 = 10/32, K_b 5 = 5/32, K_b 6 = 1/32$ になる。

続いて、このような処理の流れを、図6に示した構成を用いて説明する。但し、本例では、セレクタ62に入力される係数 K として、係数 K_1 乃至 K_6 を、前述の係数 $K_r 1$ 乃至 $K_r 6$ (係数 $K_b 1$ 乃至 $K_b 6$ でもある) とする。

入力ラインデータとなるR1乃至R6のラインデータについては、乗算器63、加算器65、ラインバッファ67、及び係数 K_1 乃至 K_6 が用いられて、前述の図7Aの画素数減少率が $1/2$ の場合の例にて説明したR1乃至R4のラインデータについての処理の流れ

と同様にして処理が行われ、出力ラインデータとなるRラインデータが得られる。

また、入力ラインデータとなるR4乃至R9のラインデータについては、乗算器64、加算器66、ラインバッファ68、及び係数K1乃至K6が用いられて、前述の図7Aの画素数減少率が1/2の場合の例にて説明したR3乃至R6のラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるRラインデータが得られる。

以下同様に、出力ラインデータとなる1つのRラインデータが得られる処理毎に、ラインバッファ67及び68が交互に使用されて、出力ラインデータとなるRラインデータが全て得られる。

続くBラインデータについても同様にして処理が行われ、出力ラインデータとなるBラインデータが全て得られる。

以上が、画素数減少率が1/3の場合の撮像画像データの縦方向についての処理である。

続いて、図8Aを用いて画素数減少率が1/4の場合の、撮像画像データの縦方向についての処理について説明する。

同図Aに示した例は、縦方向の画素数減少率（減少画像サイズ）が1/4であることに応じて、LPF処理に係るフィルタサイズが8タップとされ、また補間を行う画素位置の影響が適正になるよう画素等の組み合わせが選択されて2点補間処理を含む画素数変換処理が行われた例である。

すなわち、同図Aに示したように、R1乃至R8のRラインデータから1つのRラインデータを、R5乃至R12のRラインデータから1つのRラインデータを、といった具合に、入力ラインデータとなる8つのRラインデータから出力ラインデータとなる1つのR

5 ラインデータが得られるように処理が行われ、また、B 2 乃至 B 9 のB ラインデータから 1 つの B ラインデータを、B 6 乃至 B 1 3 の B ラインデータから 1 つの B ラインデータを、といった具合に、入力ラインデータとなる 8 つの B ラインデータから出力ラインデータ
となる 1 つの B ラインデータが得られるように処理が行われる。

但し、画素数減少率が $1/偶数$ ($1/4$) であるので、画素数変換後の画素位置関係を考慮して、出力ラインデータとなる R ラインデータが得られる処理では、その R ラインデータがタップの中心から $1/4$ 上にずれるような係数 K_r ($K_r 1, K_r 2, K_r 3, K_r 4, K_r 5, K_r 6, K_r 7, K_r 8$) が求められ、該係数 K_r が用いられて処理が行われる。また、出力ラインデータとなる B ラインデータが得られる処理では、その B ラインデータがタップの中心から $1/4$ 下にずれるような係数 K_b ($K_b 1, K_b 2, K_b 3, K_b 4, K_b 5, K_b 6, K_b 7, K_b 8$) が求められ、該係数が用いられて処理が行われる。
15

実際には、出力ラインデータとなる R ラインデータが得られる処理において、入力ラインデータとなる 8 つの R ラインデータの中の各ラインデータに、対応する係数 $K_r 1, K_r 2, K_r 3, K_r 4, K_r 5, K_r 6, K_r 7, K_r 8$ をそれぞれ掛けて、それらの和を求ることにより、タップの中心から $1/4$ 上にずらすことが可能になる。すなわち、入力ラインデータとなる 8 つの R ラインデータの中の、第 1 ラインの R ラインデータ $\times K_r 1 +$ 第 2 ラインの R ラインデータ $\times K_r 2 +$ 第 3 ラインの R ラインデータ $\times K_r 3 +$ 第 4 ラインの R ラインデータ $\times K_r 4 +$ 第 5 ラインの R ラインデータ $\times K_r 5 +$ 第 6 ラインの R ラインデータ $\times K_r 6 +$ 第 7 ラインの R ラインデータ $\times K_r 7 +$ 第 8 ラインの R ラインデータ $\times K_r 8$ により、
20
25

それが可能になる。

また、同様にして、出力ラインデータとなるBラインデータが得られる処理において、入力ラインデータとなる8つのBラインデータの各ラインデータに、対応する係数K_b1, K_b2, K_b3, K_b4, K_b5, K_b6, K_b7, K_b8をそれぞれ掛け、それらの和を求めることにより、タップの中心から1/4下にずらすことが可能になる。すなわち、入力ラインデータとなる8つのBラインデータの中の、第1ラインのBラインデータ×K_b1+第2ラインのBラインデータ×K_b2+第3ラインのBラインデータ×K_b3+第4ラインのBラインデータ×K_b4+第5ラインのBラインデータ×K_b5+第6ラインのBラインデータ×K_b6+第7ラインのBラインデータ×K_b7+第8ラインのBラインデータ×K_b8により、それが可能になる。

続いて、このような処理の流れを、図6に示した構成を用いて説明する。但し、本例では、セレクタ62に入力される係数Kとして、係数K1乃至K8を前述の係数K_r1乃至K_r8とし、係数K9乃至K16を前述の係数K_b1乃至K_b8とする。

入力ラインデータとなるR1乃至R8のラインデータについては、乗算器63、加算器65、ラインバッファ67、及び係数K1乃至K8が用いられて、前述の図7Aの画素数減少率が1/2の場合の例にて説明したR1乃至R4のラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるRラインデータが得られる。

また、入力ラインデータとなるR5乃至R12のラインデータについては、乗算器64、加算器66、ラインバッファ68、及び係数K1乃至K8が用いられて、前述の図7Aの画素数減少率が1/

2の場合の例にて説明したR 3乃至R 6のラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるR ラインデータが得られる。

以下同様に、出力ラインデータとなる1つのR ラインデータが得
5 られる処理毎に、ラインバッファ6 7及び6 8が交互に使用されて、
出力ラインデータとなるR ラインデータが全て得られる。

続くB ラインデータについても同様にして処理が行われ、出力ラ
インデータとなるB ラインデータが全て得られる。但し、このB ラ
インデータの処理においては、係数K 9乃至K 1 8が用いられて処
10 理が行われる。

以上が、画素数減少率が1／4の場合の撮像画像データの縦方向
についての処理である。

続いて、図8 Bを用いて画素数減少率が1／5の場合の、撮像画
像データの縦方向についての処理について説明する。

15 同図Aに示した例は、縦方向の画素数減少率（減少画像サイズ）
が1／5であることに応じて、L P F処理に係るフィルタサイズが
10タップとされ、また補間を行う画素位置の影響が適正になるよ
う画素等の組み合わせが選択されて2点補間処理を含む画素数変換
処理が行われた例である。

20 すなわち、同図Bに示したように、R 1乃至R 10のR ラインデ
ータから1つのR ラインデータを、R 6乃至R 15のR ラインデー
タから1つのR ラインデータを、といった具合に、入力ラインデー
タとなる10ラインのR ラインデータから出力ラインデータとなる
1つのR ラインデータが得られるように処理が行われ、また、B 3
25 乃至B 1 2のB ラインデータから1つのB ラインデータを、といった
B 1 7のB ラインデータから1つのB ラインデータを、といった

具合に、入力ラインデータとなる10ラインのBラインデータから出力ラインデータとなる1つのBラインデータが得られるように処理が行われる。

但し、画素数減少率が1／奇数(1／5)であるので、画素数変換後の画素位置関係を考慮して、出力ラインデータとなるRラインデータが得られる処理では、そのRラインデータがタップの中心になるような係数Kr(Kr1, Kr2, Kr3, Kr4, Kr5, Kr6, Kr7, Kr8, Kr9, Kr10)が求められ、該係数Krが用いられて処理が行われる。また、出力ラインデータとなるBラインデータが得られる処理では、そのBラインデータがタップの中心になるような係数Kb(Kb1, Kb2, Kb3, Kb4, Kb5, Kb6, Kb7, Kb8, Kb9, Kb10)が求められ、該係数が用いられて処理が行われる。

実際には、出力ラインデータとなるRラインデータが得られる処理において、入力ラインデータとなる10ラインのRラインデータの中の各ラインデータに、対応する係数Kr1, Kr2, Kr3, Kr4, Kr5, Kr6, Kr7, Kr8, Kr9, Kr10をそれぞれ掛けて、それらの和を求めることにより、タップの中心にすることが可能になる。すなわち、入力ラインデータとなる10ラインのRラインデータの中の、第1ラインのRラインデータ×Kr1+第2ラインのRラインデータ×Kr2+第3ラインのRラインデータ×Kr3+第4ラインのRラインデータ×Kr4+第5ラインのRラインデータ×Kr5+第6ラインのRラインデータ×Kr6+第7ラインのRラインデータ×Kr7+第8ラインのRラインデータ×Kr8+第9ラインのRラインデータ×Kr9+第10ラインのRラインデータ×Kr10により、それが可能になる。

また、同様にして、出力ラインデータとなるBラインデータが得られる処理において、入力ラインデータとなる10ラインのBラインデータの各ラインデータに、対応する係数K_{b1}, K_{b2}, K_{b3}, K_{b4}, K_{b5}, K_{b6}, K_{b7}, K_{b8}, K_{b9}, K_{b10}をそれぞれ掛けて、それらの和を求めることにより、タップの中心にすることが可能になる。すなわち、入力ラインデータとなる10ラインのBラインデータの中の、第1ラインのBラインデータ×K_{b1}+第2ラインのBラインデータ×K_{b2}+第3ラインのBラインデータ×K_{b3}+第4ラインのBラインデータ×K_{b4}+第5ラインのBラインデータ×K_{b5}+第6ラインのBラインデータ×K_{b6}+第7ラインのBラインデータ×K_{b7}+第8ラインのBラインデータ×K_{b8}+第9ラインのBラインデータ×K_{b9}+第10ラインのBラインデータ×K_{b10}により、それが可能になる。

続いて、このような処理の流れを、図6に示した構成を用いて説明する。但し、本例では、セレクタ62に入力される係数Kとして、係数K₁乃至K₁₀を前述の係数K_{r1}乃至K_{r10}とし、係数K₁₁乃至K₂₀を前述の係数K_{b1}乃至K_{b10}とする。

入力ラインデータとなるR₁乃至R₁₀のラインデータについては、乗算器63、加算器65、ラインバッファ67、及び係数K₁乃至K₁₀が用いられて、前述の図7Aの画素数減少率が1/2の場合の例にて説明したR₁乃至R₄のラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるRラインデータが得られる。

また、入力ラインデータとなるR₆乃至R₁₅のラインデータについては、乗算器64、加算器66、ラインバッファ68、及び係数K₁乃至K₁₀が用いられて、前述の図7Aの画素数減少率が1

／2の場合の例にて説明したR3乃至R6のラインデータについての処理の流れと同様にして処理が行われ、出力ラインデータとなるRラインデータが得られる。

以下同様に、出力ラインデータとなる1つのRラインデータが得られる処理毎に、ラインバッファ67及び68が交互に使用されて、出力ラインデータとなるRラインデータが全て得られる。

続くBラインデータについても同様にして処理が行われ、出力ラインデータとなるBラインデータが全て得られる。但し、このBラインデータの処理においては、係数K11乃至K20が用いられて処理が行われる。

以上が、画素数減少率が1／5の場合の撮像画像データの縦方向についての処理である。

このような、撮像素子2のスキャン方式がインターレーススキャン方式である場合の撮像画像データの縦方向についての処理により、前処理部B5bからは、その処理が行われた、Rラインデータが順に出力され、続いてBラインデータが順に出力され、表示のための画像データが得られる。

尚、上述した撮像画像データの縦方向についての処理において、使用する係数Kを少なくするため、重複する係数を1つの係数Kとして処理するようにしても良い。

また、上述した撮像画像データの縦方向についての処理においては、画素数減少率が1／2, 1／3, 1／4, 1／5の場合を例に説明したが、その他の画素数減少率（但し、1／整数）を適用して処理するようにしても良い。

また、本実施形態では、表示のための画像データからインデックス画像データを生成する処理を、画像処理部5の処理部5cが行う

ものであったが、この処理を行うための構成を新たに設けるようにしても良い。

図9は、そのような場合の画像処理部5の構成例である。

同図に示したように、画像処理部5は、表示のための画像データ5からインデックス画像データを生成する処理を行うための構成として、新たに前処理部C5dを備えている。A/D部4から出力された撮像画像データは、前処理部A5a及び前処理部B5bに入力されると共に、前処理部C5dにも入力される。

前処理部C5dは、前処理部A5aにより行われる前処理と並列10して処理を可能になされるとともに、撮像画像データから表示のための画像データよりもデータ数の少ないインデックス画像データを生成する、といった処理を行う。尚、この前処理部C5dにより行われる処理では、例えば、前述の前処理部B5bにより行われる処理と同様の処理等を行うことにより、そのインデックス画像データ15を生成するようにしても良い。このインデックス画像データは、バッファメモリ9に記録される。

また、本実施形態において、横方向画素数変換処理部22（又は61）が行う、画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を、同時化処理と間引き処理により実現するよ20うにしても良い。

このような処理を行う横方向画素数変換部について、図10A、図10B、図10Cを用いて説明する。

同図Aは、その横方向画素数変換部の構成例である。

同図Aに示したように、横方向画素数変換部71は、同時化処理25部71aと間引き処理部71bにより構成される。同時化処理部71aは、横方向LPF処理部21（又は60）の出力ラインデータ

を同時化する処理を行い、間引き処理部 71b は、該同時化されたラインデータを間引く処理を行う。

同図 B は、同時化処理部 71a により行われる同時化処理を説明する図である。同図 B 上段の L P F 画像とは、同時化処理部 71a の入力ラインデータ（横方向 L P F 処理部 21（又は 60）の出力ラインデータ）を示し、同図 B 下段の同時化画像とは、同時化処理部 71a の出力ラインデータを示している。尚、同図 B では、説明の便宜のため、R, G からなるラインデータを例に説明するが、G, B からなるラインデータについても同様にして処理が行われる（同図 C において同じ）。

同図 B に示したように、同時化処理では、同時化処理部 71a の入力ラインデータの同色隣接 2 画素の 1 : 3 内分点、3 : 1 内分点を求めることにより同時化が行われ、同時化処理部 71a の出力ラインデータが得られる。

すなわち、R 画素の場合には、

$$R(n)a = \{3 \times R(n) + R(n+1)\} / 4$$

$$R(n)b = \{R(n) + 3 \times R(n+1)\} / 4$$

により求められる（但し、n は負でない整数）。G 画素についても同様にして求められる。

同図 C は、間引き処理部 71b により行われる間引き処理を説明する図である。同図 C 上段の同時化画像とは、間引き処理部 71b の入力ラインデータ（同時化処理部 71a の出力ラインデータ）を示し、同図 C 下段の間引き画像とは、間引き処理部 71b の出力ラインデータを示している。但し、同図 C は、画素数減少率を 1 / 3 とした場合の例である。

同図 C に示したように、画素数減少率が 1 / 3 であることに応じ

て間引きが行われて間引き画像が得られる。

以上のような横方向画素数変換部の構成によっても、画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を実現することができる。

5 また、本実施形態では、前処理部B5bの構成として、図2、図6を、また前処理部B5bにより行われる処理を、図4A、図4B、図5A、図5B、図7A、図7B、図8A、図8Bを用いて説明したが、部品点数の削減等を考慮しないのであれば、その構成及びその処理は、これらに限定されるものではなく、その他の構成及び処理
10 を適用するようにしても良い。

また、本実施形態では、撮像素子2に用いられるフィルタとして原色フィルタを適用したが、補色タイプのフィルタ（補色フィルタ）を適用するようにしても良く、その場合も同様にして処理が行われる。

15 以上、本発明の電子カメラ装置及びその画像処理方法について詳細に説明したが、本発明は上記実施形態に限定されず、本発明の要旨を逸脱しない範囲において、各種の改良及び変更を行っても良いのはもちろんである。

以上、詳細に説明したように、本発明によれば、撮影直後に、そ
20 の撮影画像を高速に確認表示することが可能になる。

What is Claimed is :

1. 電子カメラ装置であって、以下を含む、

撮像して得られた画像信号をA／D変換して撮像画像データを得

5 るA／D変換部、

前記撮像画像データから記録のための画像データを生成するため
の前処理を行う第1の画像データ処理部、

前記第1の画像データ処理部により行われる前処理と並列して処理を可能になされるとともに、前記撮像画像データから前記記録のための画像データよりもデータ数の少ない表示のための画像データを生成するためにフィルタ処理及び画素数変換処理を含む前処理を行う第2の画像データ処理部、

前記第1の画像データ処理部により得られた記録のための画像データを生成するための前処理をされた画像データ及び前記第2の画像データ処理部により得られた表示のための画像データを生成するための前処理をされた画像データを共に一時記憶する記憶部、

前記記憶部に記憶された記録のための画像データ及び表示のための画像データを基に、前記撮像画像データに係る記録及び表示を行うための画像処理を行う第3の画像データ処理部。

20

2. クレーム1記載の電子カメラ装置であって、

前記画素数変換処理は、画像データ数の減少に応じて画素数変換した画素位置が適正になるよう組み合わせを選択して補間を行うようになされた。

25

3. クレーム1記載の電子カメラ装置であって、

前記フィルタ処理及び前記画素数変換処理は、前記撮像画像データの横方向についての、L P F (Low Pass Filter) 処理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理と、前記撮像画像データの縦方向についての、ラインバッファを使用したL P F 処理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理とを行うようになされた。

4. クレーム 1 記載の電子カメラ装置であって、
前記第 2 の画像データ処理部は、
10 前記撮像画像データに対し、当該撮像画像データの入力順である横方向のフィルタ処理を行う横方向フィルタ部と、
前記横方向フィルタ部によりフィルタ処理が行われた画像データに対し、横方向の画像データ数を減ずる補間処理を行う横方向画素数変換部と、
15 前記横方向画素数変換部により補間処理が行われた画像データに対し、縦方向のフィルタ処理を行う縦方向フィルタ部と、
前記縦方向フィルタ部によりフィルタ処理が行われた画像データに対し、縦方向の画像データ数を減ずる補間処理を行う縦方向画素数変換部と、
20 を有する。
5. クレーム 1 記載の電子カメラ装置であって、
前記第 2 の画像データ処理部は、
前記撮像画像データに対し、当該撮像画像データの入力順である
25 横方向のフィルタ処理を行う横方向フィルタ部と、
前記横方向フィルタ部によりフィルタ処理が行われた画像データ

に対し、横方向の画像データ数を減ずる補間処理を行う横方向画素数変換部と、

前記横方向画素数変換部により補間処理が行われた画像データに対し、縦方向のフィルタ処理及び縦方向の画像データ数を減ずる補

5 間処理のための係数を乗じる乗算器と、

前記乗算器による乗算結果得られた画像データをライン単位で一時記憶するラインバッファと、

前記ラインバッファに記憶された画像データと前記乗算器で乗算された次のラインの画像データをもとに縦方向の画像データ数を減

10 ずる補間処理を行う縦方向画素数変換部と、

を有する。

6. クレーム 5 記載の電子カメラ装置であって、

前記ラインバッファは、同一の色フィルタ配列のラインデータ毎

15 に異なるラインバッファを有し、

前記縦方向画素数変換部は、同一の色フィルタ配列のラインデータ毎に縦方向の画像データ数を減ずる補間処理を行う。

7. クレーム 3 記載の電子カメラ装置であって、

20 プログレッシブスキャン方式により撮像して得られた撮像画像データに対して前記第 2 の画像データ処理部による前処理を行う場合、前記撮像画像データの縦方向については、少なくとも 2 つのラインバッファを使用して L P F 処理及び画素数変換後の画素位置関係を考慮した補間処理を含む画素数変換処理を行うようになされた。

25

8. クレーム 1 記載の電子カメラ装置であって、

前記第3の画像データ処理部は、記録のための画像処理として画像データ圧縮処理を行うようになされた。

9. クレーム1記載の電子カメラ装置であって、更に以下を有する、
 - 5 前記第1の画像データ処理部により行われる前処理と並列して処理を可能になされるとともに、前記撮像画像データから前記表示のための画像データよりもデータ数の少ないインデックス画像データを生成する第4の画像データ処理部。
- 10 10. クレーム1記載の電子カメラ装置であって、
前記第3の画像データ処理部は、前記記憶部に記憶された表示のための画像データを基に、前記表示のための画像データよりもデータ数の少ないインデックス画像データを生成するようになされた。
- 15 11. クレーム1記載の電子カメラ装置であって、
前記画像信号は、プログレッシブスキャン方式又はインターレーススキャン方式により撮像して得られた。
12. 電子カメラ装置の画像処理方法であって、
 - 20 撮像して得られた画像信号をA/D変換して撮像画像データを取得し、
前記撮像画像データから記録のための画像データを生成するための第1の前処理を行い、又は前記撮像画像データから前記記録のための画像データよりもデータ数の少ない表示のための画像データを生成するためにフィルタ処理及び画素数変換処理を含む第2の前処理を行い、或いは前記第1の前処理と前記第2の前処理とを並列し

て行い、

前記記録のための画像データを生成するための第1の前処理を行った画像データ及び前記表示のための画像データを生成するための第2の前処理を行った画像データを共に一時記憶し、

- 5 前記記憶した記録のための画像データ及び表示のための画像データを基に、前記撮像画像データに係る記録及び表示を行うための画像処理を行う。

13. 電子カメラ装置であって、以下を含む、

- 10 撮像して得られた画像信号をA／D変換して撮像画像データを得るA／D変換手段、

前記撮像画像データから記録のための画像データを生成するための前処理を行う第1の画像データ処理手段、

- 15 前記第1の画像データ処理手段により行われる前処理と並列して処理を可能になるとともに、前記撮像画像データから前記記録のための画像データよりもデータ数の少ない表示のための画像データを生成するためにフィルタ処理及び画素数変換処理を含む前処理を行う第2の画像データ処理手段、

- 20 前記第1の画像データ処理手段により得られた記録のための画像データを生成するための前処理をされた画像データ及び前記第2の画像データ処理手段により得られた表示のための画像データを生成するための前処理をされた画像データを共に一時記憶する記憶手段、

- 25 前記記憶手段に記憶された記録のための画像データ及び表示のための画像データを基に、前記撮像画像データに係る記録及び表示を行うための画像処理を行う第3の画像データ処理手段。

Abstract of the Disclosure

電子カメラ装置において、撮像して得られた画像信号をA／D変換して撮像画像データを得るA／D部4と、その撮像画像データから記録のための画像データを生成するための前処理を行う前処理部A5aと、前処理部A5aによる前処理と並列して処理を可能になされると共に、その撮像画像データからその記録のための画像データよりもデータ数の少ない表示のための画像データを生成するためにフィルタ処理及び画素数変換処理を含む前処理を行なう前処理部B5bと、前処理部A5aにより前処理された画像データ及び前処理部B5bにより前処理された画像データを共に一時記憶するバッファメモリ9と、それに記憶された記録及び表示のための画像データを基に、前記撮像画像データに係る記録及び表示を行うための画像処理を行う処理部5cと、を有する。